

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-329616  
(P2000-329616A)

(43) 公開日 平成12年11月30日 (2000. 11. 30)

(51) Int.Cl.<sup>7</sup>

G 0 1 J 1/44

識別記号

F I

G 0 1 J 1/44

キーワード (参考)

F 2 G 0 6 5

審査請求 未請求 請求項の数 2 書面 (全 6 頁)

(21) 出願番号 特願平11-174476

(22) 出願日 平成11年5月18日 (1999. 5. 18)

(71) 出願人 000005328

本田技研工業株式会社  
東京都港区南青山二丁目1番1号

(71) 出願人 000001960

シチズン時計株式会社  
東京都新宿区西新宿2丁目1番1号

(72) 発明者 篠塚 典之

埼玉県和光市中央1丁目4番1号 株式会社  
本田技術研究所内

(74) 代理人 100077748

弁理士 島井 清

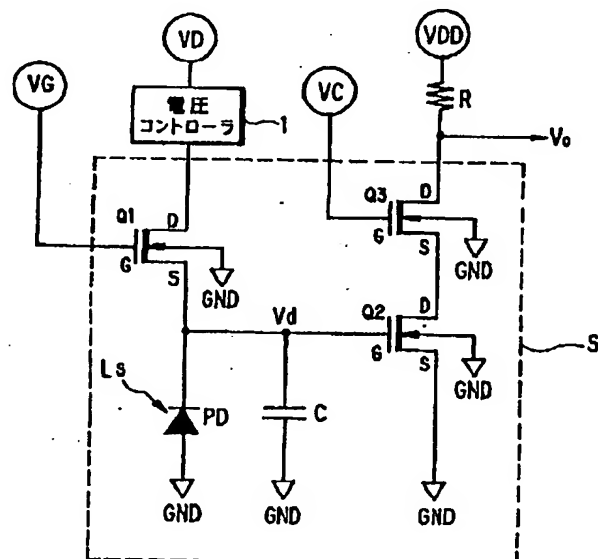
最終頁に続く

(54) 【発明の名称】 光センサ回路

(57) 【要約】

【目的】 光信号を検出して電気信号に変換する光電変換素子のセンサ電流をMOSトランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路にあって、センサ電流に急激な変化が生じて即座にそのときの入射光の光量に応じた電圧信号が得られるようにして、入射光の光量が少ない場合でも残像を生ずることがないようにする。

【構成】 光信号を検出する際にMOSトランジスタのドレイン電圧を所定時間だけ定常値よりも低く設定して、ソース側に接続された光電変換素子の接合容量に蓄積された電荷を放電させて初期化する初期設定手段を設ける。



## 【特許請求の範囲】

【請求項1】 光信号を検出して電気信号に変換する光電変換素子のセンサ電流をMOSトランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路において、光信号を検出する際に前記MOSトランジスタのドレイン電圧を所定時間だけ定常値よりも低く設定して、ソース側に接続された光電変換素子の接合容量に蓄積された電荷を放電させて初期化する初期設定手段を設けたことを特徴とする光センサ回路。

【請求項2】 光電変換素子のセンサ電流をMOSトランジスタにより対数出力特性をもって変換された電圧信号を増幅用のMOSトランジスタによって増幅し、その増幅した電圧信号を画素選択用のMOSトランジスタを介して出力するようにしたものをイメージセンサの1画素分の構成要素として用いるようにしたことを特徴とする請求項1の記載による光センサ回路。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光信号を電気信号に変換する光センサ回路に関する。

【0002】

【従来の技術】 従来、MOS型のイメージセンサにおいては、その1画素分の光センサ回路として、図7に示すように、光電変換素子としてのフォトダイオードPDに流れる入射光 $L_s$ の光量に応じたセンサ電流をMOSトランジスタQ1によって電圧信号 $V_d$ （フォトダイオードPDの両端電圧）に変換し、その変換された電圧信号 $V_d$ を増幅用のMOSトランジスタQ2によって増幅し、その増幅した電圧信号を画素選択用のMOSトランジスタQ3によってゲート制御電圧 $V_C$ のバースタイミングでもって画素信号 $V_o$ として出力するようにしている。

【0003】 その際、フォトダイオードPDの接合容量 $C$ （寄生容量に配線等の浮遊容量が加わったもの）にあらかじめ電荷が充電されており、入射光 $L_s$ によって電荷が放電されることによってセンサ電流が生ずることになる。

【0004】 そして、その光センサ回路にあって、特にダイナミックレンジを拡大して光信号の検出を高感度で行わせるようにするために、トランジスタに流れる電流が小さいときにはその抵抗変化が対数特性を示すことを利用して、MOSトランジスタQ1に対数出力特性をもたせるようにしている。

【0005】 その場合、MOSトランジスタQ1のゲート電圧 $V_G$ をドレイン電圧 $V_D$ と同じかまたはそれ以下に設定して（ $V_G$ 、 $V_D$ の各電圧値は固定）、MOSトランジスタQ1を弱反転状態で動作させている。

【0006】

【発明が解決しようとする課題】 解決しようとする問題

点は、光電変換素子のセンサ電流をMOSトランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路を用いたイメージセンサでは、光電変換素子の入射光量が少なくなると残像が生じてしまうことである。

【0007】 いま、図7の構成にあって、フォトダイオードPDに充分な光量をもって入射光 $L_s$ が当たっているときには、MOSトランジスタQ1には充分なセンサ電流が流れることになり、MOSトランジスタQ1の抵抗値もさほど大きくないことから、イメージセンサとして残像を生ずることがないような充分な応答速度をもって光信号の検出を行わせることができる。

【0008】 しかし、フォトダイオードPDの入射光 $L_s$ の光量が少なくなってMOSトランジスタQ1に流れる電流が小さくなると、MOSトランジスタQ1はそれに流れる電流が1桁小さくなるとその抵抗値が1桁大きくなるように動作するように設定されていることから、MOSトランジスタQ1の抵抗値が増大し、接合容量 $C$ との時定数が大きくなってフォトダイオードPDの接合容量 $C$ に蓄積された電荷を放電するのに時間がかかるようになる。そのため、入射光 $L_s$ の光量が少なくなるとして、残像が長時間にわたって観測されることになる。

【0009】 図3は、フォトダイオードPDのセンサ電流が $1E-10A$ から $1E-15A$ まで急激に変化した場合の電圧信号 $V_d$ の変化特性を示している。

【0010】 この特性から、フォトダイオードPDへの入射光 $L_s$ の光量が少ない $1E-12A$ 程度のセンサ電流では、 $1/30sec$ ごとに画素信号 $V_o$ を出力させるようにする場合、その時間内では電圧信号 $V_d$ が飽和しないことがわかる。

【0011】 したがって、フォトダイオードPDの入射光 $L_s$ の光量が少ないときのセンサ電流に応じた電圧信号 $V_d$ の飽和時間が長くなるため、図8に示すようなバースタイミングで画素信号 $V_o$ の読み出しを行うと、当初ほど大きなレベルの出力が残像となってあらわれる。なお、図8中、 $V_d'$ は増幅用のMOSトランジスタQ2によって反転増幅された電圧信号を示している。

【0012】

【課題を解決するための手段】 本発明は、光信号を検出して電気信号に変換する光電変換素子のセンサ電流をMOSトランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路にあって、センサ電流に急激な変化が生じて即座にそのときの入射光の光量に応じた電圧信号が得られるようにして、イメージセンサに用いた場合に入射光の光量が少ない場合でも残像を生ずることがないようにするべく、光信号を検出する際に前記MOSトランジスタのドレイン電圧を所定時間だけ定常値よりも低く設定して、ソース側に接続された光電変換素子の接合容量に蓄積された電

荷を放電させて初期化する初期設定手段を設けるようにしている。

【0013】

【実施例】図1は、イメージセンサの1画素分の構成要素として用いたときの光センサ回路の構成例を示している。

【0014】その光センサ回路は、光信号を電気信号に変換する光電変換素子としてのフォトダイオードPDと、入射光Lsの光量に応じてフォトダイオードPDに流れるセンサ電流を弱反転状態で対数特性出力特性をも

って電圧信号に変換するMOSTランジスタQ1と、その変換された電圧信号（フォトランジスタPDの端子電圧）Vdを増幅するMOSTランジスタQ2と、その増幅した電圧信号を画素信号Voとして出力する画素選択用のMOSTランジスタQ3とからなっている。

【0015】図中、Cは寄生容量に配線等の浮遊容量が加わったフォトダイオードPDの接合容量を等価的に示している。

【0016】VGは、フォトダイオードPDを低電圧の弱反転状態で動作させるための固定のゲート電源である。

VCは、画素選択用のMOSTランジスタQ3のスイッチングを行わせるためのゲート制御用電源である。

バイアス用の固定電源VDDおよび抵抗Rは画素信号Voの出力レベルを所定にするためのものである。

【0017】また、VDはMOSTランジスタQ1のドレイン電圧用の電源である。

【0018】本発明では、特に、MOSTランジスタQ1のドレイン電圧VDの大きさを可変に調整する電圧コントローラ1を設けて、光信号を検出する際にMOSTランジスタQ1のドレイン電圧VDを所定時間だけ定常値（ハイレベル）よりも定常値よりも低い電圧値（または零値）に設定して、ソース側に接続されたフォトダイオードPDの接合容量Cに蓄積された電荷を放電させて初期化するようにしている。

【0019】図2は、光信号を検出する際にMOSTランジスタQ1のドレイン電圧VDを所定時間tm（例えば1画素分の読出し速度が100msec程度の場合に5μsec程度となる）のあいだ定常値（ハイレベルH）よりも低い電圧を（ローレベルL）に切り換える初期化のタイミングおよび画素選択用のMOSTランジスタQ3をスイッチオン状態にするゲート制御電圧VCによる光信号読出しのタイミングを示している。図中、TはフォトダイオードPDの接合容量Cの蓄積期間を示しており、その蓄積期間TはNTSC信号の場合1/30sec（または1/60sec）程度となる。

【0020】このように構成されたものにおいて、電圧コントローラ1の制御下で、初期化時にMOSTランジスタQ1のドレイン電圧VDがローレベルLに切り換えられると、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がMOSTランジスタQ1のしきい

値よりも大きければMOSTランジスタQ1が低抵抗状態になる。それにより、そのときのソース側の電位がドレイン電圧VDと同じになり（実際にはしきい値分の電位差が残る）、フォトダイオードPDの接合容量Cが放電状態になる。

【0021】そして、電圧コントローラ1の制御下で、tm時間の経過後にそのドレイン電圧VDが定常のハイレベルHに切り換えられると、ソース側の電位がドレイン電圧VDよりも低くなって、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がしきい値よりも大きければMOSTランジスタQ1が低抵抗状態になり、フォトダイオードPDの接合容量Cが充電状態になる。

【0022】このように光信号の検出に先がけてフォトダイオードPDの接合容量Cを放電させて初期化したのちにその接合容量Cを充電させるようにすると、その初期化のタイミングから一定の時間経過した時点での出力電圧（フォトダイオードPDの端子電圧）Vdは入射光Lsの光量に応じた値となる。すなわち、初期化後には入射光Lsの光量の変化に追従した一定の時定数による放電特性が得られるようになる。

【0023】その際、長時間放置すればドレイン電圧VDからMOSTランジスタQ1を通して供給される電流とフォトダイオードPDを流れる電流とは同じになるが、前に残った電荷がなければ常に同じ放電特性が得られるので残像が生ずることがなくなる。

【0024】したがって、初期化してから一定の時間を定めて光信号を読み出すようにすれば、入射光Lsの光量に応じた残像のない画素信号Voを得ることができるようになる。

【0025】図3はフォトダイオードPDのセンサ電流が1E-10Aから1E-15Aまで急激に変化した場合の電圧信号Vdの変化特性にあって、初期化してから一定の時間1/30sec経過後に光信号の読み出しのタイミングを設定したときを示している。

【0026】図4は、1/30secのタイミングで光信号の読み出しをくり返し行わせたときの電圧信号Vdの増幅信号の特性を示している。これによれば、1/30secごとに得られる信号特性はフォトダイオードPDへの入射光Lsの光量に応じたセンサ電流に即したものであり、残像の影響がないことがわかる。

【0027】図5は、フォトダイオードPDへの入射光Lsの光量を変化させたときの画素信号Voの出力特性（a）を示している。これによれば、フォトダイオードPDのセンサ電流が1E-13A以上では完全に対数出力特性となっていることがわかる。また、センサ電流が1E-13A以下の領域では対数特性から外れるものの、残像のない出力が得られることがわかる。

【0028】また、電圧コントローラ1によって制御される電圧VDのローレベルLを調整すると、完全にMO

SトランジスタQ1を低抵抗状態にできるまで電圧を下げれば図5中(a)で示すような出力特性が得られる。しかし、その制御電圧VDをゲート電圧VGと同一になるように設定すると、図5中(b)で示すような通常の対数出力特性が得られることになる。

【0029】したがって、図5中(a)で示す出力特性の場合には、残像はないが、光量が少ないときに感度が小さくなる。図5中(b)で示す対数出力特性の場合には、光量が少ないときでも感度は大きいが、残像が顕著になる。すなわち、感度と残像との間にはトレードオフの関係が成立する。

【0030】したがって、図5中(a)で示す出力特性と図5中(b)で示す対数出力特性との中間の領域に出力特性がくるように制御電圧VDを調整することにより、残像を問題にしない用途では感度を優先するような設定とし、残像が問題となる用途では残像をなくすことを優先とするような設定とすることができるようになる。実際には、用途に応じて問題にならない残像の程度に応じて制御電圧VDを調整して、感度を可能なかぎり大きく設定するようにすることが考えられる。

【0031】図6は、図1に示した光センサ回路を1画素分のセンサ素子Sとして2次元状に配設してイメージセンサを形成したときの構成例を示している。

【0032】図6中、1は各センサ素子Sに共通に設けられた電圧コントローラを、2は各センサ素子Sに共通に設けられた画素選択回路である。また、各センサ素子Sの画素信号Voを順次出力させるための信号選択回路3が設けられている。

【0033】このような構成によれば、残像がなく、ダイナミックレンジの広い対数出力特性をもったイメージセンサを実現できるようになる。

【0034】

【効果】以上、本発明によれば、光信号を検出して電気信号に変換する光電変換素子のセンサ電流をMOSTランジスタを用いて弱反転状態で対数出力特性をもって電圧信号に変換するようにした光センサ回路にあって、光信号を検出する際に前記MOSTランジスタのドレイン電圧を所定時間だけ定常値よりも低く設定して、ソース\*

\*側に接続された光電変換素子の接合容量に蓄積された電荷を放電させて初期化する初期設定手段を設けることにより、センサ電流に急激な変化が生じて即座にそのときの入射光の光量に応じた電圧信号が得られるようにして、入射光の光量が少ない場合でも残像を生ずることがなくなるという利点を有している。

【図面の簡単な説明】

【図1】本発明による光センサ回路の一実施例を示す電気回路図である。

10 【図2】同実施例における初期化のタイミングと光信号読出しのタイミングとの関係を示すVD信号およびVC信号のタイムチャートである。

【図3】同実施例におけるフォトダイオードPDのセンサ電流が変化したときの各電圧信号Vdの変化特性を示す図である。

【図4】同実施例において所定のタイミングで光信号の読み出しをくり返し行われたときの電圧信号Vdの増幅信号の特性を示す図である。

20 【図5】同実施例においてフォトダイオードPDへの入射光Isの光量を変化させたときの画素信号Voの出力特性を示す図である。

【図6】同実施例における光センサ回路を1画素分のセンサ素子として2次元状に配設してイメージセンサを形成したときの構成例を示すブロック図である。

【図7】従来の光センサ回路を示す電気回路図である。

【図8】従来の光センサ回路における入射光量が少ないときに所定のタイミングで読み出される画素信号の出力特性を示す図である。

【符号の説明】

30 1 電圧コントローラ

2 画素選択回路

3 信号選択回路

C 接合容量

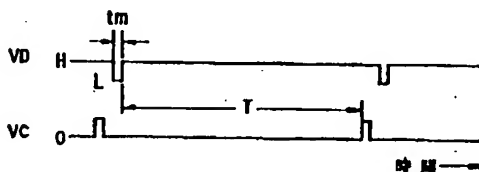
PT フォトダイオード

Q1 電圧信号変換用MOSTランジスタ

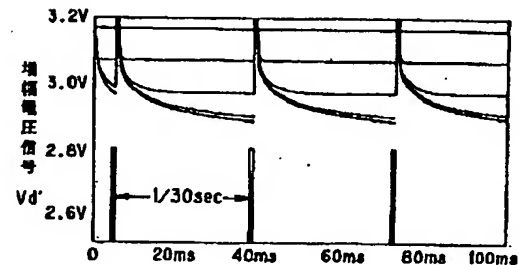
Q2 増幅用MOSTランジスタ

Q3 画素選択用MOSTランジスタ

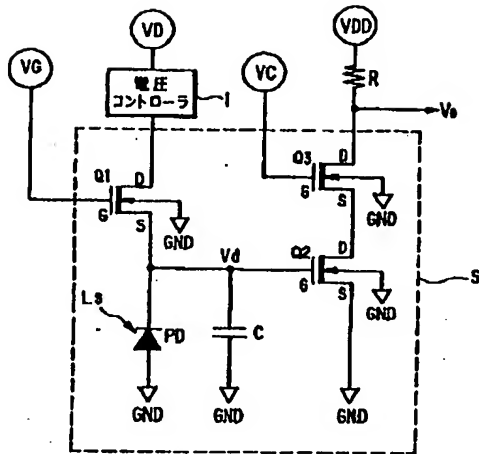
【図2】



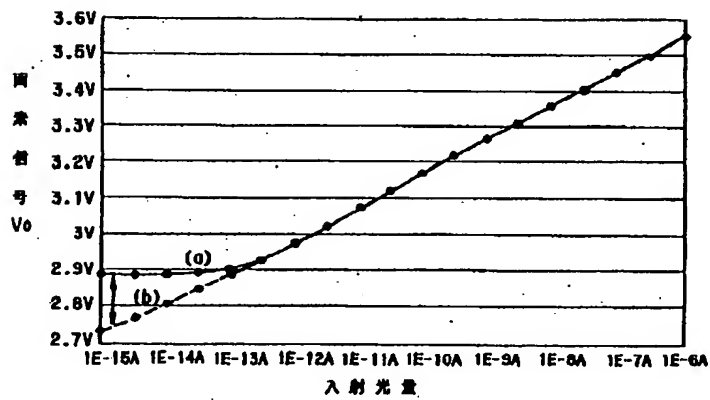
【図4】



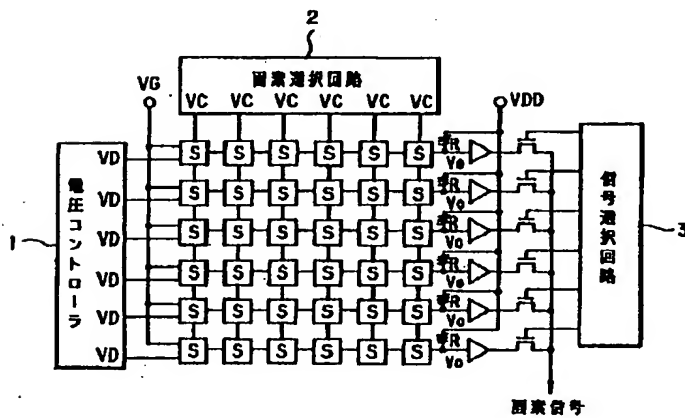
【図1】



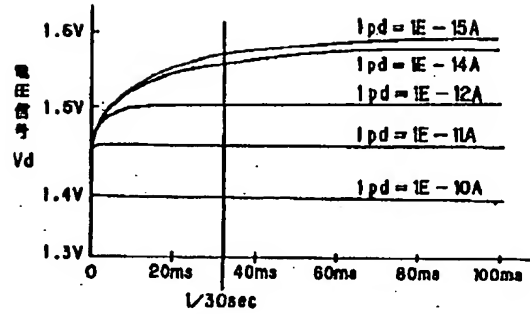
【図5】



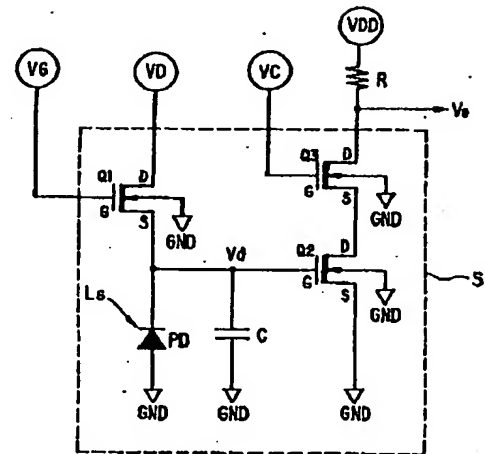
【図6】



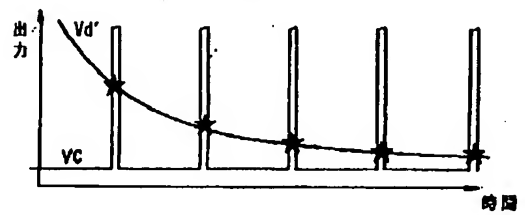
【図3】



【図7】



【図8】



フロントページの続き

(72)発明者 武部 克彦  
埼玉県和光市中央1丁目4番1号 株式会  
社本田技術研究所内

(72)発明者 田中 利明  
埼玉県所沢市大字下富字武野840番地 シ  
チズン時計株式会社技術研究所内  
Fターム(参考) 2G065 AB04 BA09 BA34 BC02